

Docket No. 2004-1111 US2/tma

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Yoshiyuki TANAKA, et al.

SERIAL NUMBER: 10/752,504

GROUP: 2138

FILED: January 8, 2004

EXAMINER: CHUNG, PHUNG M

FOR: SEMICONDUCTOR INTEGRATED CIRCUIT INCLUDING OPERATION TEST
CIRCUIT AND OPERATION TEST METHOD THEREOF

REQUEST FOR PRIORITY ACKNOWLEDGMENT

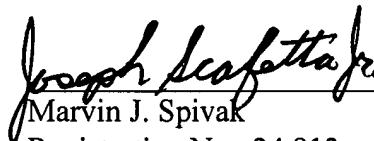
MAIL STOP ISSUE FEE
COMMISSIONER FOR PATENTS
P.O. BOX 1450
ALEXANDRIA, VA 22313-1450

SIR:

In the matter of the above-identified application we hereby request acknowledgment of the priority papers filed **January 8, 2004**, as evidenced by the enclosed copies of the date-stamped filing receipt, the Request for Priority and the first **4** pages of the Priority Document(s).

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak
Registration No. 24,913

Joseph Scafetta, Jr.
Registration No. 26,803

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 03/06)



M. EJ

OSMM&N File No. 247421US2

Dept.: IP-I/JF

By: MJS/scm

Serial No. New Application

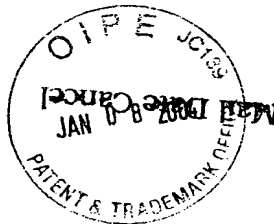
In the matter of the Application of: Yoshiyuki TANAKA, et al.

For: SEMICONDUCTOR INTEGRATED CIRCUIT INCLUDING OPERATION
TEST CIRCUIT AND OPERATION TEST METHOD THEREOF

Due Date: 01/08/04

The following has been received in the U.S. Patent Office on the date stamped hereon:

- 33 pp. Specification 20 Claims/Drawings 2 Sheets and
2 Pages Application Data Sheet
- Utility Patent Application Transmittal
- Request for Priority
- Priority Doc 1
- Credit Card Form for \$1,158.00
- Dep. Acct. Order Form
- Fee Transmittal Form
- Information Disclosure Statement
- PTO-1449
- Cited References 1
- Statement of Relevancy
- White Advance Serial Number Card



COPY

Docket No. 247421US2



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Yoshiyuki TANAKA, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: SEMICONDUCTOR INTEGRATED CIRCUIT INCLUDING OPERATION TEST CIRCUIT AND
OPERATION TEST METHOD THEREOF

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-901741	January 8, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

COPY

Marvin J. Spivak

Registration No. 24,913

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 1月 8日
Date of Application:

出願番号 特願2003-001741
Application Number:

[ST. 10/C]: [JP 2003-001741]

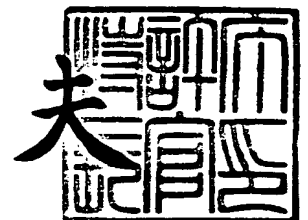
出願人 株式会社東芝
Applicant(s):

COPY

2003年 7月18日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3057472

【書類名】 特許願

【整理番号】 ASB0280071

【あて先】 特許庁長官殿

【国際特許分類】 G01R 31/28

【発明の名称】 動作テスト回路を含む半導体集積回路、および、その動作テスト方法

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝
マイクロエレクトロニクスセンター内

【氏名】 田中 義之

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝
マイクロエレクトロニクスセンター内

【氏名】 小島 能成

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100083161

【弁理士】

【氏名又は名称】 外川 英明

【電話番号】 (03)3457-2512

【手数料の表示】

【予納台帳番号】 010261

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

COPY

【書類名】 明細書

【発明の名称】 動作テスト回路を含む半導体集積回路、および、その動作テスト方法

【特許請求の範囲】

【請求項1】 被テスト回路と、

第1のクロック信号が入力され、位相制御信号に基づいて前記第1のクロック信号の位相を変更し、第2のクロック信号として出力する位相制御回路と、

前記第1あるいは第2のクロック信号のいずれか一方のクロック信号が入力され、この入力されたクロック信号のエッジに同期して動作し、前記被テスト回路へデータの出力を行う第1のフリップフロップと、

前記第1および第2のクロック信号のうち、前記第1のフリップフロップに入力されていない方のクロック信号が入力され、この入力されたクロック信号のエッジに同期して動作し、前記被テスト回路から入力されたデータの出力を行う第2のフリップフロップとを具備することを特徴とする動作テスト回路を含む半導体集積回路。

【請求項2】 位相制御信号により位相制御回路を制御して、第1のクロック信号の位相を変更した第2のクロック信号を生成し、前記第1あるいは第2のクロック信号のいずれか一方のクロック信号を第1のフリップフロップに入力し、かつ、前記第1および第2のクロック信号のうち、前記第1のフリップフロップに入力されていない方のクロック信号を第2のフリップフロップに入力する第1のステップと、

評価用データを被テスト回路に入力する第2のステップと、

前記第1および第2のステップの実行により得られる被テスト回路からの出力データを、前記被テスト回路が正常に動作した際の期待値と比較する第3のステップとを具備し、

前記第3のステップにおいて前記被テスト回路からの出力データが前記期待値と一致する場合、不一致となるまで、前記第1のクロック信号と前記第2のクロック信号との位相差が広がるように、位相制御信号により前記位相制御回路を制御して前記第2のクロック信号の位相を順次変更し、前記第1乃至第3のステップ

COF

【物件名】	要約書 1
【プルーフの要否】	要

COPY